



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원 번호 : 10-2003-0049338
Application Number

출원 년 월 일 : 2003년 07월 18일
Date of Application JUL 18, 2003

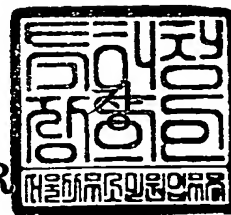
출원인 : 엘지전자 주식회사
Applicant(s) LG Electronics Inc.



2003 년 11 월 24 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】 특허출원서
【권리구분】 특허
【수신처】 특허청장
【참조번호】 0003
【제출일자】 2003.07.18
【국제특허분류】 G09G
【발명의 명칭】 대화면 디스플레이의 일시적인 크로스토크 방지방법
【발명의 영문명칭】 Transient cross-talk preventing method of big matrix display
【출원인】
【명칭】 엘지전자 주식회사
【출원인코드】 1-2002-012840-3
【대리인】
【성명】 황이남
【대리인코드】 9-1998-000610-1
【포괄위임등록번호】 2003-027954-6
【발명자】
【성명의 국문표기】 문성학
【성명의 영문표기】 MOON, Seong-Hak
【주민등록번호】 610711-1113814
【우편번호】 449-846
【주소】 경기도 용인시 수지읍 풍덕천리 1112 현대아파트 804동 1104호
【국적】 KR
【심사청구】 청구
【취지】 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 황이남 (인)
【수수료】
【기본출원료】 20 면 29,000 원
【가산출원료】 3 면 3,000 원
【우선권주장료】 0 건 0 원
【심사청구료】 8 항 365,000 원
【합계】 397,000 원
【첨부서류】 1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

본 발명은 대화면 디스플레이의 일시적인 크로스토크 방지방법에 관한 것으로 다수의 데이터전극에 데이터펄스가 공급되는 단계와, 다수의 스캔전극에 상기 데이터펄스와 동기 되어 순차적으로 스캔펄스가 공급되는 단계와, 상기 스캔펄스 및 상기 데이터펄스가 공급된 셀에 충전된 전하를 제거하기 위하여 상기 다수의 스캔전극 또는 데이터 전극에 다수의 톱니파형의 정극성 리셋펄스가 공급되는 단계를 포함한다.

【대표도】

도 4

【색인어】

FED, MIM, 스캔전극, 데이터전극, 리셋펄스

【명세서】**【발명의 명칭】**

대화면 디스플레이의 일시적인 크로스토크 방지방법{Transient cross-talk preventing method of big matrix display}

【도면의 간단한 설명】

도 1은 종래 기술의 일 실시예에 따른 전계 방출 표시소자의 일반적인 셀 구조의 단면도이다.

도 2는 종래 기술의 일 실시예에 따른 도 1에 도시된 전계 방출 표시소자의 구동방법을 나타내는 파형도이다.

도 3은 종래 기술의 일 실시예에 따른 도 1에 도시된 전계 방출 표시소자의 화소셀의 배치를 나타내는 도면이다.

도 4는 본 발명의 일 실시예에 따른 스캔구동 전체 블록도이다.

도 5는 본 발명의 일 실시예에 따른 스캔전극에 리셋펄스가 가해진 스캔구동 전체 파형도이다.

도 6은 본 발명의 일 실시예에 따른 데이터 전극에 리셋펄스가 가해진 데이터구동 전체 파형도이다.

도 7은 본 발명의 일 실시예에 따른 도 4의 스캔펄스를 발생시키는 스캔펄스 구동부의 상세 블록도이다.

도 8은 본 발명의 일 실시예에 따른 도 5의 데이터펄스를 발생시키는 데이터펄스 구동부의 상세 블록도이다.

<도면의 주요부호에 대한 설명>

100 : 상부기판	102 : 하부기판
104 : 애노드 전극	106 : 형광체
108 : 전계방출 어레이	110 : 데이터 전극
112 : 절연층	114 : 스캔전극
401 : 스캔펄스 구동부	402 : 타이밍 컨트롤러
403 : 제1 버퍼	404 : 포토 커플러
405 : 제2 버퍼	406 : 드라이브 직접회로
407 : 접지	501 : 데이터 펄스
502 : 정극성 리셋펄스	503 : 스캔펄스
602 : 부극성 리셋펄스	
701 : 톱니파형의 리셋펄스 발생부(스캔펄스 내)	
801 : 톱니파형의 리셋펄스 발생부(데이터펄스 내)	

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

- <22> 본 발명은 커패시터 성분이 큰 매트릭스 디스플레이의 구동시 데이터와 스캔 간의 크로스토크를 방지하기 위해 스캔 전극 또는 데이터 전극에 복수개의 톱니파 리셋펄스를 가해 데이터전극의 전류가 스캔전극 쪽으로 흐르는 것을 방지하도록 해서 전극간 혹은 셀간의 크로스 토크를 방지하는 방법에 관한 것이다.
- <23> 일반적인 매트릭스 구조에서는 셀에 충전된 전하를 제거하여야만 동일한 구동조건을 가지고 디스플레이를 구동할 수 있다. 이는 단순 매트릭스형 디스플레이에서는 피할 수 없는 상황이다. 따라서 대부분 구동에서는 셀에 가해지는 누설 전류를 제거하기 위한 리셋펄스가 가해진다.
- <24> 매트릭스형 디스플레이에서는 커패시턴스 성분이 매우 크고 다이오드 성질을 가지기 때문에 기본적으로 셀에 일반적인 리셋펄스를 가하기 보다는 스캔펄스 이전에 셀에 영향을 주지 않는 정도의 에너지를 가지는 톱니파의 리셋펄스를 스캔펄스 직전에 가해서 방전시킨다. 그럼으로써 데이터 전극의 파형과 스캔펄스의 위상 차이로 인해 역 바이어스가 생기더라도 역 전류가 흐르지 않게 된다.
- <25> 셀에 가해진 이전의 전압과 현재 가해지는 전압에 따라 셀에 전체적으로 가해지는 전압은 달라진다. 이것에 의해서 셀이 받는 손상은 클 수도 혹은 작을 수도 있다. 이런 현상은 매트릭스에서는 피할 수 없는 상황이지만 이것을 적절한 에너지로 제어하면 셀에 손상을 주지 않고 셀에 흐르는 역전류를 막을 수 있고 결국 이것이 크로스 토크를 방지하게 된다.

- <26> 최근, 음극선관의 단점인 무게와 부피를 줄일 수 있는 각종 평면 표시장치들이 개발되고 있다. 이러한 평면 표시장치에는 액정표시장치(Liquid Crystal Display : LCD), 전계방출 표시장치(Field Emission Display : FED), 플라즈마 표시장치(Plasma Display Panel : PDP) 및 일렉트로루미네스(Electro-Luminescence : EL) 등이 있다. 이와 같은 평면표시장치에서는 표시품질을 개선하기 위하여 평면표시장치의 휘도, 콘트라스트 및 색순도를 높이기 위한 연구개발이 활발히 진행되고 있다.
- <27> 이중 FED는 전계방출 어레이로부터 방출된 전자를 형광체에 충돌시켜 발생하는 빛을 이용하여 화상을 표시한다. 이 FED에는 팁형(FE형), 평면형(MIM 또는 MIS형) 또는 표면전도형(SCE형) 등이 있다.
- <28> FED형의 전계방출 표시장치에서는 게이트 전극에 전압을 걸어 전자방출 부분에 전계를 인가함으로써 실리콘이나 몰리브덴으로 제작된 콘 형태의 돌기부분으로부터 전자를 방출시킨다. MIM형 또는 MIS형 전계방출 표시장치에서는 금속, 절연체층, 반도체층 등을 포함하는 적층 구조를 형성하며, 금속층 측으로부터 터널 효과를 이용하여 전자를 절연체층에 주입·통과시켜 전자방출부로부터 외부로 인출한다. 또한, SCE형 전계방출 표시장치에서는 기판상에 형성된 박막의 면내방향으로 전류를 흐르게 하여, 미리 형성된 전자방출부(일반적으로는 박막의 통전 영역 내에 존재하는 미세한 균열부분)로부터 전자를 방출시킨다.
- <29> 이중에서도 평면형 FED는 금속, 절연층 및 반도체층이 적층된 구조를 가지며, 터널효과를 이용하여 전자를 방출한다. 이러한 평면형 FED는 팁형 FED보다 낮은 수 V에서 10V 정도의 저전압으로 구동할 수 있고, 또한 전자가 직진성으로 방출되어 방출효율이 높다는 이점을 갖는다. 따라서, 최근에는 평면형 FED에 대한 연구가 활발히 진행되고 있다.

- <30> 도 1은 종래 기술의 일 실시예에 따른 일반적인 평면형 전계방출 표시장치의 화소셀을 나타내는 단면도이다.
- <31> 상기 실시예에서 평면형 전계방출 표시장치의 화소셀은 애노드전극(104)과 형광체(106)가 적층된 상부기관(100), 하부기관(102) 및 상기 하부기관(102) 상에 형성된 전계방출 어레이(108)를 포함한다.
- <32> 도 1을 참조하면, 전계방출 어레이(108)는 하부기관(102) 상에 형성되는 스캔전극(114), 스캔전극(114) 상에 형성되는 절연체층(112) 및 절연체층(112) 상에 형성되는 데이터전극(110)을 구비한다. 스캔전극(114)은 도시되지 않은 스캔 구동부로부터 스캔펄스를 공급받는다. 데이터전극(110)은 도시되지 않은 데이터 구동부로부터 데이터펄스를 공급받는다. 절연체층(112)은 스캔전극(114)과 데이터전극(110)을 절연시킨다.
- <33> 화상을 표시하기 위하여, 상부기관(100) 상의 애노드전극(104)에는 정극성(+)의 전압이 인가된다. 그리고, 하부기관(102) 상의 스캔전극(114)에는 부극성(-)의 스캔펄스가 인가되고, 데이터전극(110)에는 정극성(+)의 데이터펄스가 인가된다. 이와 같이 하면, 스캔전극(114)의 일부 전자가 절연체층(112)을 터널링(tunneling)하여 형광체(106)쪽으로 가속된다. 이와 같이 가속된 전자는 적색(R), 녹색(G) 및 청색(B)의 형광체(106)와 충돌하여 형광체(106)를 여기시킨다. 이 때, 형광체(106)에 따라 적색(R), 녹색(G) 및 청색(B) 중 어느 한색의 가시광이 발생되어 화상을 표시한다.
- <34> 통상, 이와 같은 평면형 FED 셀 들은 데이터라인과 스캔라인의 교차부에 위치한다. 그리고, 이 평면형 FED 셀을 구동하기 위한 구동부는 데이터라인들에 데이터펄스를 공급하기 위한 데이터 구동부와, 스캔라인들에 스캔펄스를 공급하기 위한 스캔 구동부로 구성된다.

- <35> 도 2는 도 1에 도시된 전계 방출 표시장치에 공급되는 구동파형을 나타내는 파형도이다.
- <36> 도 2를 참조하면, 종래의 FED의 스캔전극들(S)에는 부극성의 스캔펄스(SP)가 순차적으로 공급되고 데이터전극들(D)에는 부극성의 스캔펄스(SP)에 동기되는 정극성의 데이터펄스(DP)가 공급된다. 스캔펄스(SP) 및 데이터펄스(DP)가 공급된 화소셀에서는 스캔펄스(SP) 및 데이터펄스(DP)의 전압 차에 의해 전자가 방출된다.
- <37> 예를 들어, 도 3과 같이 제1 스캔전극(S1)에 -5V의 스캔펄스(SP)가 인가되고, 데이터전극(D)에 5V의 데이터펄스(DP)가 인가되면 제1 스캔전극(S1)에 형성되어 있는 제1 화소셀들(P1)에서 10V의 전압차가 발생된다. 따라서, 데이터펄스(DP)가 공급된 제 1 화소셀들(P1)에서 전자가 방출된다.
- <38> 이때, 데이터펄스(DP)의 폭 및/또는 진폭은 계조에 따라 상이하게 설정된다. 예를 들어, 높은 계조를 표현할 때 데이터펄스(DP)의 폭 및/또는 진폭은 넓거나 높게 설정되고, 낮은 계조를 표현할 때 데이터펄스(DP)의 폭 및/또는 진폭은 좁거나 낮게 설정된다.
- <39> 한편, 제2 내지 제m 스캔전극(S2 내지 Sm)에 형성되어 있는 제2 내지 제m 화소셀들(P2 내지 Pm)에서는 5V, 즉 데이터펄스(DP)만이 인가되기 때문에 전자가 방출되지 않는다.
- <40> 이후, 이와 같은 과정을 반복하여 제m 스캔전극(Sm)까지 순차적으로 스캔펄스(SP) 및 데이터펄스(DP)를 인가하여 제1 내지 제m 화소셀(P1 내지 Pm)을 구동하여 화상을 표시한다. 화상이 표시된 후 제1 내지 제m 스캔전극(S1 내지 Sm)에는 정극성의 리셋펄스(RP)가 인가된다. 제1 내지 제m 스캔전극(S1 내지 Sm)에 리셋펄스(RP)가 인가되면 제1 내지 제m 화소셀(P1 내지 Pm)에 충전된 전하들이 제거된다.

- <41> 하지만, 이와 같은 종래의 FED에서는 제 1 스캔전극이 구동될 때 제2 내지 제 m 스캔전극에도 데이터펄스가 인가된다. 데이터펄스를 공급받은 제2 내지 제 m 스캔전극에는 소정의 전압이 인가되고, 이 소정의 전압에 의해 화소셀들의 커패시턴스 값은 커진다. 한편, 이와 같은 현상은 제2 내지 제 m 스캔전극에 형성된 화소셀들이 구동될 때에도 동일하게 발생된다.
- <42> 다시 말하여, 종래의 FED에서는 하나의 스캔전극이 구동될 때 모든 스캔전극에 데이터펄스가 인가되기 때문에 화소셀들의 균일성(Uniformity)이 상이하게 된다. 이와 같이, 화소셀들이 균일하지 못한 상태에서 동작하게 되면 FED의 화질이 저하된다. 또한, 동작하지 않은 화소셀들에 충전된 커패시턴스 값에 의해 구동속도가 저하됨과 아울러 효율이 저하된다.
- <43> 이와 같이, 하나의 리셋펄스가 인가되면 화소셀들에 충전된 전하들이 모두 제거되지 못한다. 즉, 종래의 FED에서는 하나의 리셋펄스가 인가되기 때문에 셀의 균일성이 저하된다.
- <44> MIM(metal Insulator metal)은 구조상으로 박막으로 형성된 전극 구조로서 저항성분과 커패시터 성분이 매우 크기 때문에 리셋펄스(reset pulse)의 역할이 매우 중요하다. 화면이 점차 대화면으로 갈 경우 패널의 커패시턴스가 커지게 되고 이는 셀에 충전하는 시간이 길어짐을 의미하며, 이로 인해 인접한 스캔라인간의 시간중복(겹침 현상)으로 인해 크로스토크가 발생하는 문제가 있다. 또한 큰 커패시터로 인해 한번 충전된 셀이 금방 방전이 되지 않아 인접 셀간 혹은 프레임간의 화면이 겹치는 현상이 야기되는 등의 화면 전체의 균질성(uniformity)에 문제가 있어 왔다.

【발명이 이루고자 하는 기술적 과제】

- <45> 본 발명은 상기 종래기술이 지니는 문제를 해결하기 위해 안출된 것으로, 그 목적은 매트릭스형(type) 화면을 구동할 경우 생기게 되는 크로스토크 발생을 줄이기 위해 스캔전극에 스캔라인을 주사하기 전에 복수개의 톱니파 리셋펄스를 전체에 공급해서 데이터전극으로 누설 전류가 흐르지 못하도록 하거나 또한 데이터 전극에 스캔펄스와 동일한 음의 펄스를 가진 톱니파 리셋펄스를 가해 데이터전극으로 누설 전류가 흐르지 못하도록 하는 대화면 디스플레이의 크로스토크를 방지하는 방법을 제공함에 있다.

【발명의 구성 및 작용】

- <46> 상기 목적을 달성하기 위하여 본 발명은 대화면 매트릭스 디스플레이의 크로스토크 방지 방법으로서, 다수의 데이터전극에 데이터펄스가 공급되는 단계와, 다수의 스캔전극에 상기 데이터펄스와 동기 되어 순차적으로 스캔펄스가 공급되는 단계와, 상기 스캔펄스 및 상기 데이터펄스가 공급된 셀에 충전된 전하를 제거하기 위하여 상기 다수의 스캔전극에 다수의 톱니파형의 정극성 리셋펄스가 공급되는 단계를 포함한다.
- <47> 본 발명에서 스캔전극은 바람직하게는 상기 하나의 스캔전극에 스캔펄스가 공급된 후에 상기 다수의 스캔전극 각각에 하나의 정극성 톱니파형의 리셋펄스가 공급되는 것으로 한다.
- <48> 본 발명에서 톱니파형 리셋펄스는 바람직하게는 i (i 는 0 이상의 정수)번째 스캔전극 및 $i+1$ 번째 스캔전극에 공급되는 스캔펄스들의 사이에 공급되는 것으로 한다.

- <49> 본 발명에서 톱니파형 리셋펄스는 바람직하게는 i (i 는 0 이상의 정수)번째 톱니파형 리셋펄스의 하강이 끝나는 위상과 $i+1$ 번째 스캔펄스가 상승을 시작하는 위상이 동일하게 설정되는 것으로 한다.
- <50> 본 발명에서 바람직하게는 상기 다수의 스캔전극에 다수의 톱니파형의 리셋펄스가 공급되는 단계 대신에 상기 다수의 데이터 전극에 다수의 톱니파형의 부극성 리셋펄스가 공급되는 단계를 포함한다.
- <51> 본 발명에서 바람직하게는 상기 다수의 데이터 전극에 데이터 펄스가 공급된 후에 상기 다수의 데이터전극 각각에 하나의 부극성 톱니파형의 리셋펄스가 공급되는 단계를 포함한다.
- <52> 본 발명에서 톱니파형 리셋펄스는 바람직하게는 i (i 는 0 이상의 정수)번째 데이터전극 및 $i+1$ 번째 데이터전극에 공급되는 데이터펄스들 사이에 공급되는 것으로 한다.
- <53> 본 발명에서 톱니파형 리셋펄스는 바람직하게는 i 번째 톱니파형 리셋펄스의 하강이 끝나는 위상과 $i+1$ 번째 데이터펄스가 상승을 시작하는 위상이 동일하게 설정되는 것으로 한다.
- <54> 이하 첨부한 도면을 참조로 하여 본 발명을 보다 상세하게 설명하고자 한다.
- <55> 도 4는 본 발명의 일 실시예에 따른 스캔구동부의 전체 블록도이다.
- <56> 상기 실시예에서, 스캔구동부는 스캔펄스 구동부(401), 타이밍 콘트롤러(402), 제1 버퍼(403), 포토 커플러(404), 제2 버퍼(405), 드라이브 집적회로(406), 접지(407)를 포함한다.
- <57> 점선으로 표시된 부분이 본 발명의 핵심 내용으로 구동직접소자(이하 '구동IC' 라 한다)(406)를 중심으로 구동 IC(406)의 Vdd 단자에는 입력되는 전압이 리셋펄스 전압과 0V가 공급될 수 있도록 스위치 소자를 이용해서 제어하고 또한 구동IC의 Vss 단자에는 입력되는 전

압을 $-V_d$ 와 $0V$ 가 가해지도록 스위치 소자를 이용해서 제어하고 있다. 구동IC(406)에 가해지는 전압(V_{dd} 와 V_{ss} 사이에 가해지는 전압)이 일정한 레벨에 고정되어 있는 것이 아니라 양으로 혹은 음으로 가변될 수 있도록 하는 것이 가능하다.

<58> 예를 들어, 도 5와 같은 파형을 만들기 위해서 타이밍 컨트롤러(402)는 구동 IC의 V_{ss} 단자가 도 7과 같이 $0V$ 또는 $-V_d$ 로 선택되어지도록 스위치를 작동하며, 스캔펄스는 $-V_d$ 전압의 스위치 소자가 단락 되어지는 경우에 출력된다. 스캔이 아닌 시간은 접지단자에 스위치 Q3가 접지된다.

<59> 점선을 제외한 나머지 부분은 종래기술의 구성과 동일하기 때문에 이에 대한 설명은 생략한다(공개번호 특2002-0087692 참조). 점선을 제외한 나머지 회로는 타이밍 컨트롤러(402)와 상기 타이밍 컨트롤러에서 출력되는 제어신호를 구동 IC(405)에 전달하기 위한 제1 버퍼(403), 포토커플러(404), 제2 버퍼(405)로 구성된다.

<60> 도 5는 본 발명의 일 실시예에 따른 스캔구동부에서 발생하는 스캔펄스파의 전체 파형도이다.

<61> 상기 실시예에서 스캔펄스는 다수의 리셋펄스를 포함하고, 상기 리셋펄스는 데이터 펄스 상승부분에 겹친다.

<62> 도 7을 참조하면, 리셋펄스는 스캔펄스가 시작하기 바로 전에 정극성의 톱니파형의 형태로 스캔전극에 인가된다. 그 이유는 부극성의 스캔펄스에 의해 음전하가 스캔전극에 축적되므로 이를 정극성인 리셋펄스로 방전시키게 하기 위함이다.

- <63> 만약에 데이터펄스와 스캔펄스의 위상이 다를 경우 즉, 데이터펄스가 스캔펄스보다 앞서 있을 경우 셀에는 전하가 충전된다. 이것이 계속해서 진행되면 셀간에 누설전류가 흐르기 때문에 실제의 전압이 아닌 다른 전압이 가해지는 경우가 생긴다.
- <64> 그러나, 상기 스캔펄스와 데이터펄스가 위상이 동일해지는 시간에 톱니파형의 리셋펄스를 스캔전극에 가함으로써 데이터 펄스가 상승하기 전에 이미 톱니파형의 리셋펄스가 상기 스캔전극에 가해진다. 이에 의해, 데이터 전극에 충전된 전하가 방전되고 다음 데이터펄스가 상기 데이터 전극에 입력되더라도 톱니파형의 리셋펄스에 의해 셀에 충전되는 전하가 존재할 수 없게 되어 데이터전극과 스캔전극간의 누설전류를 줄일 수 있다.
- <65> 상기와 같이, 톱니파형의 리셋펄스를 스캔전극에 가하는 이유는 기존의 리셋펄스는 펄스 폭과 전압에 따라 에너지가 달라지기 때문에 이 경우에도 많은 전류가 흐르고(소비전력증대) 또한, 리셋펄스가 데이터 전극에 역 바이어스가 가해질 경우 셀에 손상을 주기 때문이다.
- <66> 이러한 기능은 셀의 수명을 연장시킬 수 있는 수단이 되기 때문에 셀의 신뢰성, 수명에 매우 효과적이다.
- <67> 도 6은 본 발명의 일 실시예에 따른 데이터 전극에 가해진 톱니파형 리셋펄스의 파형도이다.
- <68> 상기 실시예에서, 데이터 펄스는 다수의 리셋펄스를 포함한다.
- <69> 도 6을 참조하면, 스캔전극에는 기존의 스캔펄스가 가해지도록 하고 다만 데이터전극에서 발생하는 데이터펄스는 스캔펄스와 동기 되어 출력되지만 이것이 완료되면(혹은 이전에) 데이터 전극에 음의 톱니파 펄스를 가함으로써 셀을 리셋 시켜 누설전류를 줄일 수 있다. 음의

툽니파 펄스가 가해지는 이유는 정극성의 데이터 펄스에 의해 데이터 전극에 충전된 양전하가 부극성의 톽니파에 의해 방전되도록 하기 위함이다.

<70> 도 7은 본 발명의 일 실시예에 따른 스캔펄스 구동부의 상세 블록도이다.

<71> 상기 실시예에서, 스캔펄스 구동부는 리셋펄스 발생부(701), 스캔펄스 발생부, 푸쉬풀형 스위치, 출력단을 포함한다.

<72> 도 7을 참조하면, 스캔펄스를 발생할 때에는 Q4가 단락 되고 Q3이 단락 또는 개방되면서 $-V_d$ 의 스캔펄스파형을 발생시키고, 리셋펄스는 Q3이 단락 되고 Q2가 단락 또는 개방되면서 V_r 의 톽니파형의 리셋파형을 발생시킨다. 상기 V_r 과 $-V_d$ 의 값은 레벨 쉬프트에 의해서 변경이 가능하고 상기 발생된 스캔펄스와 리셋펄스는 스캔출력단에서 출력된다.

<73> 도 8은 본 발명의 일 실시예에 따른 데이터펄스 구동부의 상세 블록도이다.

<74> 상기 실시예에서, 톽니파형의 리셋펄스를 발생시키는 데이터 구동부는 데이터펄스 발생부, 리셋펄스 발생부(801), 푸쉬풀형 스위치, 데이터 펄스 출력단을 포함한다.

<75> 도 8을 참조하면, 데이터펄스를 발생시키기 위해서는 Q2가 단락 되고 Q3이 단락 또는 개방되며 상기 동작에 의해 5V의 데이터펄스파형이 발생하고, Q4가 단락 되고 Q3이 단락 또는 개방되면서 $-V_d$ 의 톽니파형의 리셋펄스가 발생한다. 상기 발생된 데이터펄스와 리셋펄스는 데이터출력단에서 출력된다.

【발명의 효과】

- <76> 상술한 바와 같이 본 발명에 의하면, 데이터 전극 또는 스캔전극에 양의 혹은 음의 톱니파형 리셋펄스를 공급함으로써 셀에 축적 되는 하전 입자들을 제거하여 셀간 혹은 라인간 전극에 누설전류가 데이터 전극으로 흐르는 것을 방지한다.
- <77> 그리고, 상기와 같이 누설전류를 제거함으로써 크로스토크 발생을 방지하는 효과가 있다.
- <78> 상술한 바와 같이, 본 발명의 바람직한 실시예를 참조하여 설명하였지만 해당 기술 분야의 숙련된 당업자라면 하기의 특허청구범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

【특허청구범위】**【청구항 1】**

다수의 데이터전극에 데이터펄스가 공급되는 단계와,

다수의 스캔전극에 상기 데이터펄스와 동기 되어 순차적으로 스캔펄스가 공급되는 단계와,

상기 스캔펄스 및 상기 데이터펄스가 공급된 셀에 충전된 전하를 제거하기 위하여 상기 다수의 스캔전극에 다수의 톱니파형의 정극성 리셋펄스가 공급되는 단계를 포함하는 대화면 매트릭스 디스플레이의 크로스토크 방지 방법.

【청구항 2】

제 1 항에 있어서, 상기 하나의 스캔전극에 스캔펄스가 공급된 후에 상기 다수의 스캔전극 각각에 하나의 정극성 톱니파형의 리셋펄스가 공급되는 것을 특징으로 하는 대화면 매트릭스 디스플레이의 크로스토크 방지방법.

【청구항 3】

제 1항 또는 제 2항에 있어서, 상기 톱니파형 리셋펄스는 상기 i (i 는 0 이상의 정수)번째 스캔전극 및 $i+1$ 번째 스캔전극에 공급되는 스캔펄스들의 사이에 공급되는 것을 특징으로 하는 대화면 매트릭스 디스플레이의 크로스토크 방지방법.

【청구항 4】

제 3항에 있어서, i (i 는 0 이상의 정수)번째 톱니파형 리셋펄스의 하강이 끝나는 위상과 $i+1$ 번째 스캔펄스가 상승을 시작하는 위상이 동일함을 특징으로 하는 대화면 매트릭스 디스플레이의 크로스토크 방지방법.

**【청구항 5】**

다수의 데이터전극에 데이터펄스가 공급되는 단계와,

다수의 스캔전극에 상기 데이터펄스와 동기 되어 순차적으로 스캔펄스가 공급되는 단계와,

상기 스캔펄스 및 상기 데이터펄스가 공급된 셀에 충전된 전하를 제거하기 위하여 상기 다수의 데이터전극에 다수의 톱니파형의 부극성 리셋펄스가 공급되는 단계를 포함하는 대화면 매트릭스 디스플레이의 크로스토크 방지 방법.

【청구항 6】

제 5 항에 있어서, 상기 다수의 데이터 전극에 데이터 펄스가 공급된 후에 상기 다수의 데이터전극 각각에 하나의 부극성 톱니파형의 리셋펄스가 공급되는 것을 특징으로 하는 대화면 매트릭스 디스플레이의 크로스토크 방지 방법.

【청구항 7】

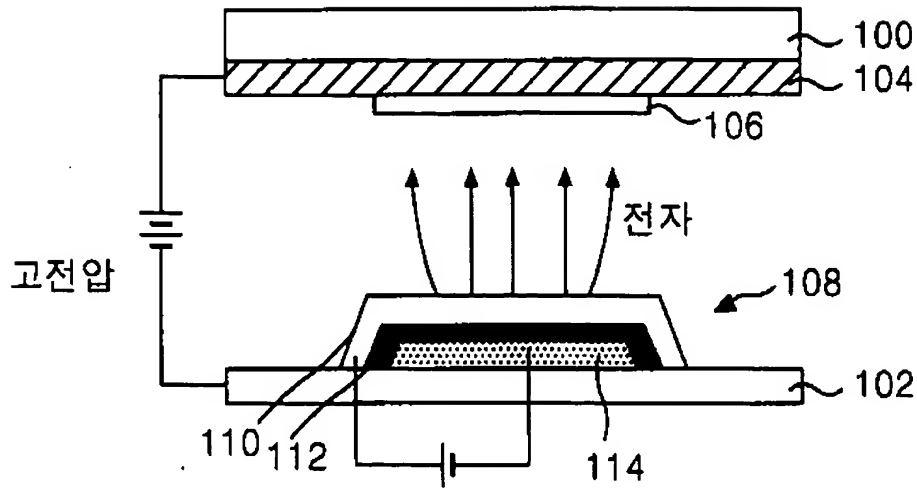
제 5항 또는 제 6항에 있어서, 상기 톱니파형 리셋펄스는 상기 i (i 는 0 이상의 정수)번째 데이터전극 및 $i+1$ 번째 데이터전극에 공급되는 데이터펄스들 사이에 공급되는 것을 특징으로 하는 대화면 매트릭스 디스플레이의 크로스토크 방지 방법.

【청구항 8】

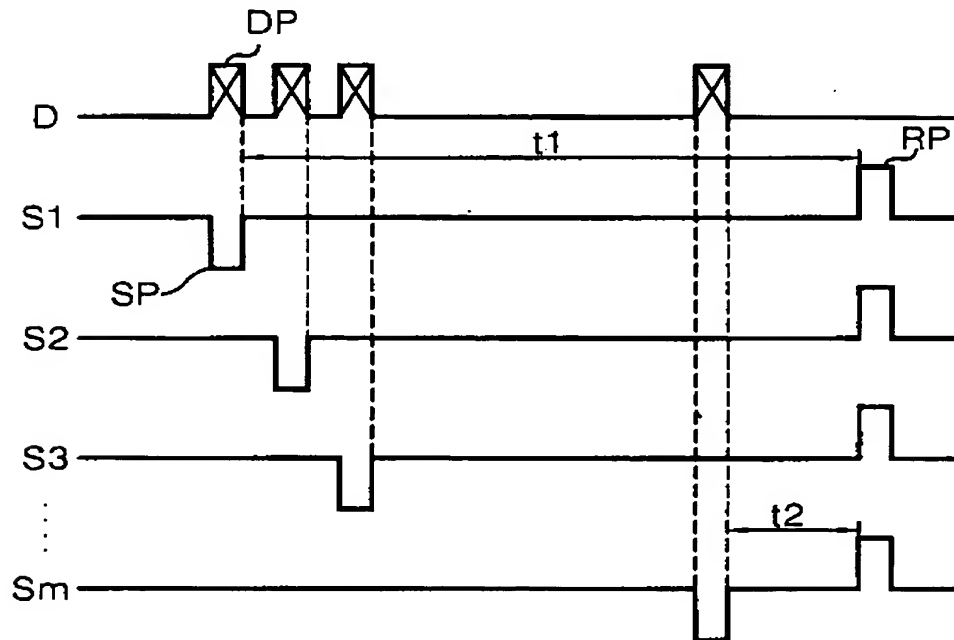
제 7항에 있어서, 상기 톱니파형 리셋펄스의 하강이 끝나는 위상과 $i+1$ 번째 데이터펄스가 상승하기 시작하는 위상이 동일함을 특징으로 하는 대화면 매트릭스 디스플레이의 크로스토크 방지 방법.

【도면】

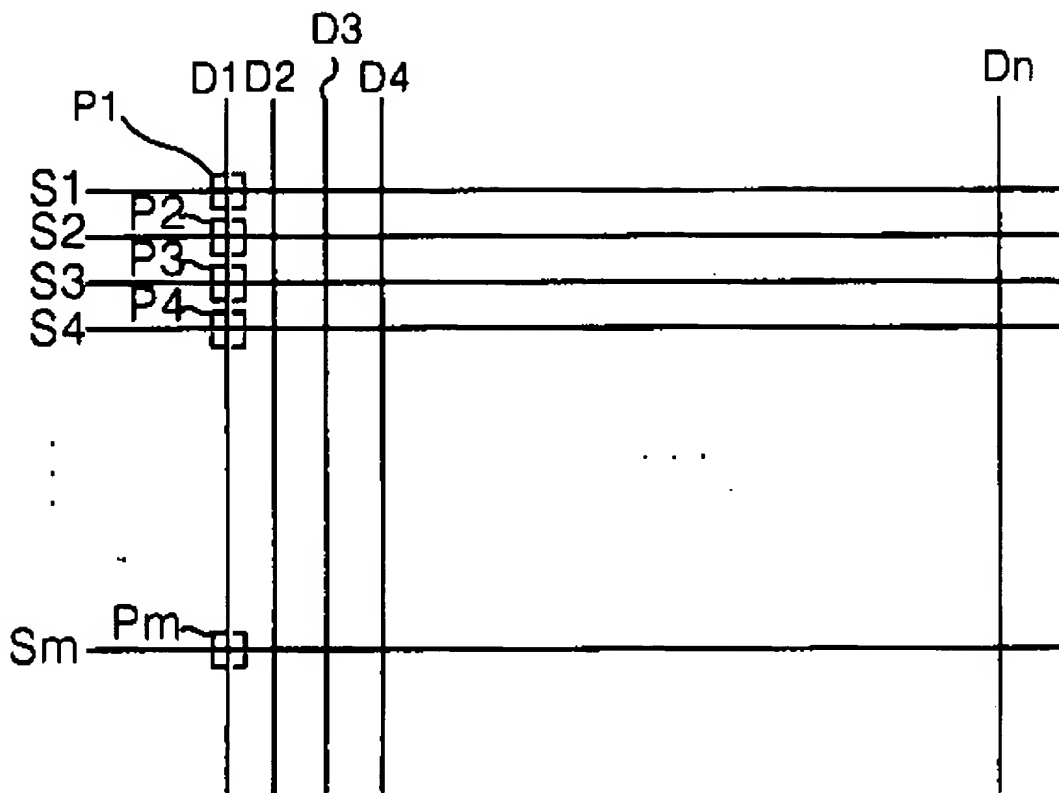
【도 1】



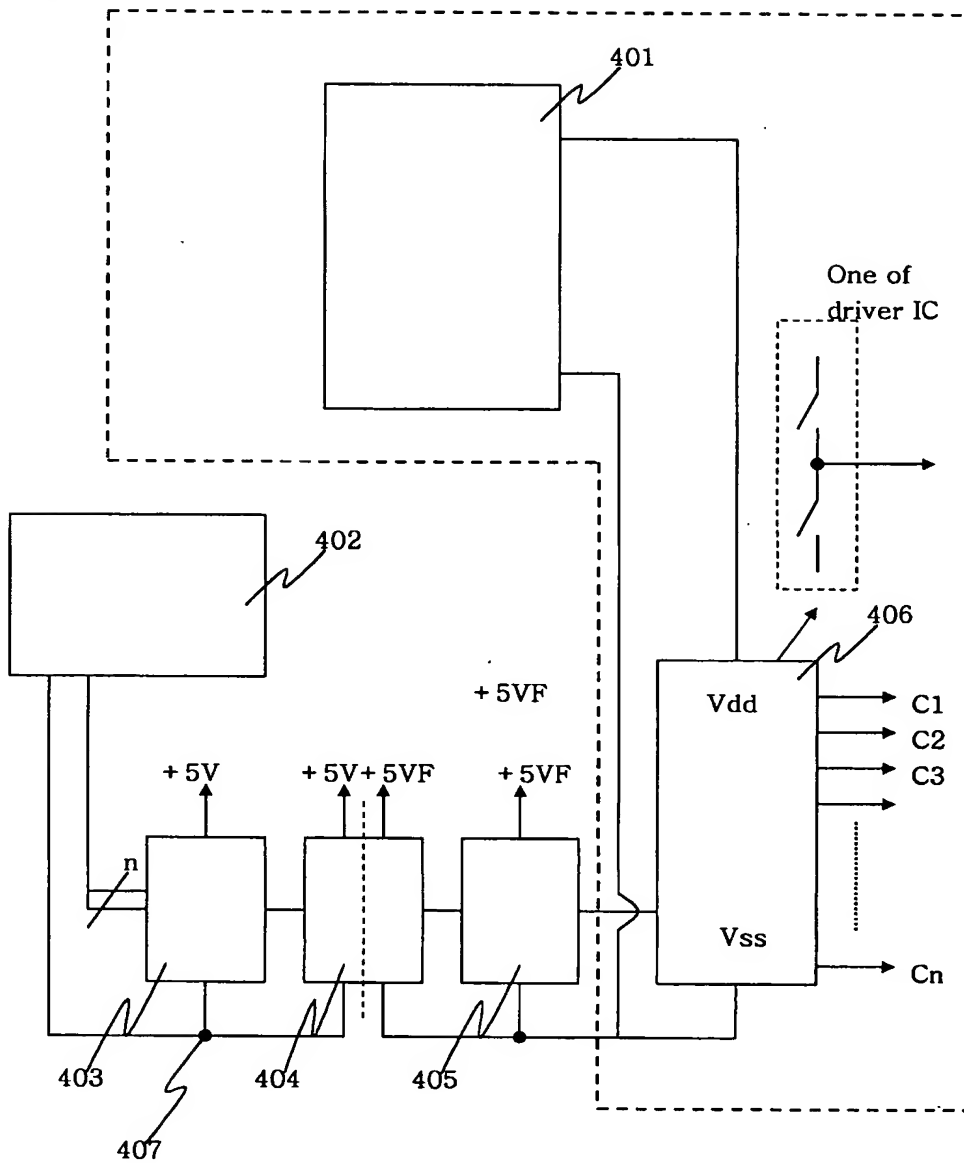
【도 2】



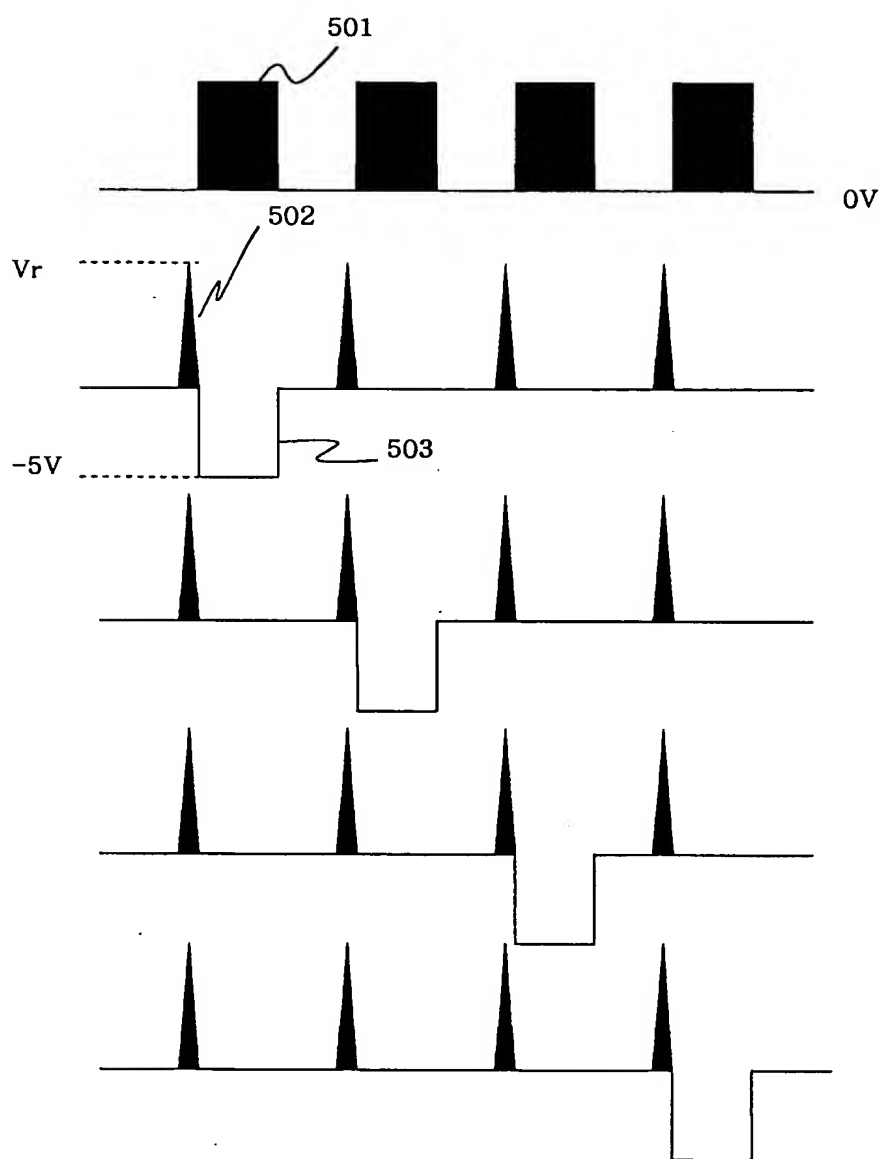
【도 3】



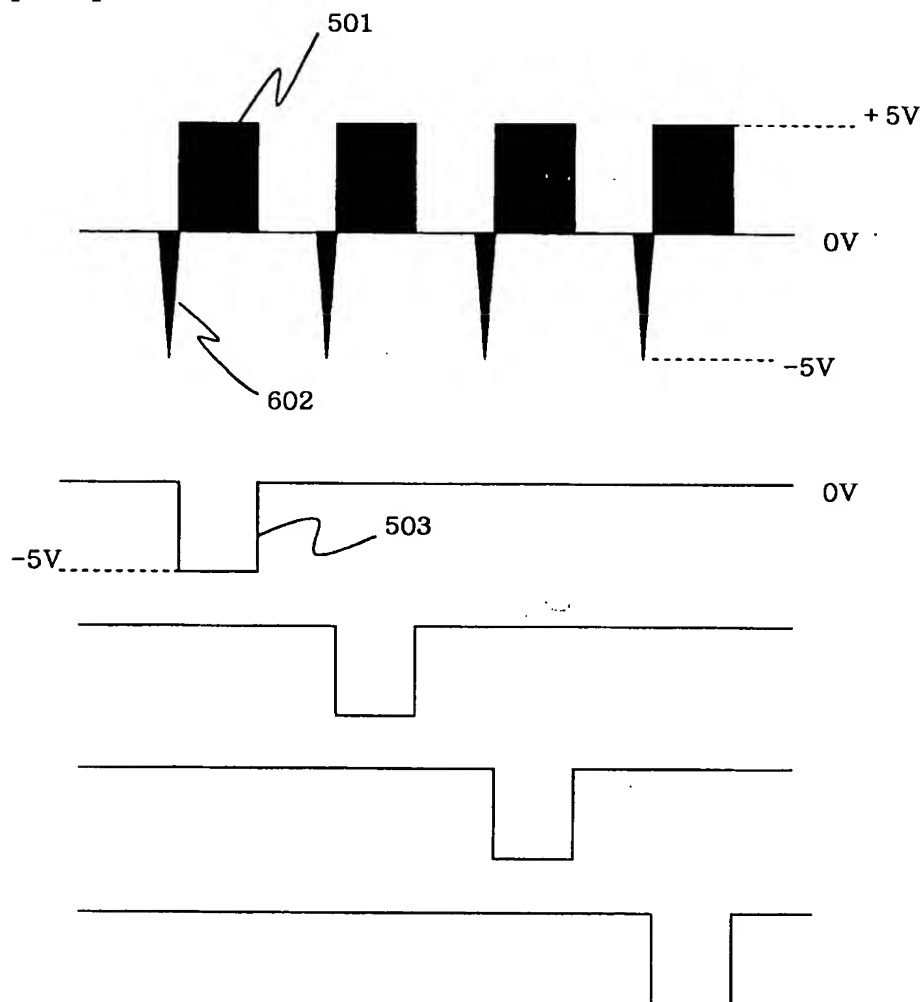
【도 4】



【도 5】

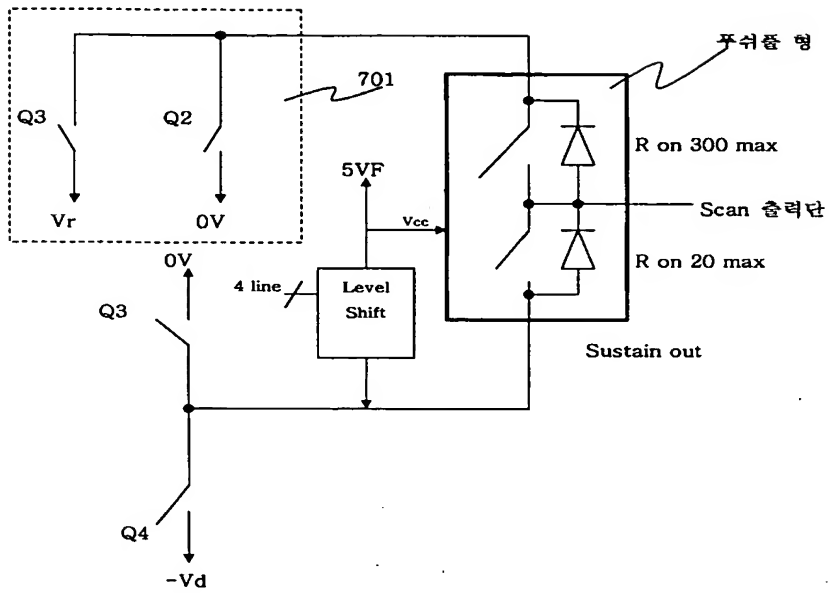


【도 6】



BEST AVAILABLE COPY

【도 7】



【도 8】

